

令和元年6月12日

報道機関 各位

東北大学国際集積エレクトロニクス研究開発センター

**車載スペックの 150℃の耐環境下で、
従来技術@125℃に対してデータ保持時間を 100 万倍に
延ばせる 1Xnm 世代向け高信頼 MTJ の開発に成功
～自動車や社会インフラ等の過酷な環境における
アプリケーションへの展開を拓く～**

【概要】

指定国立大学法人東北大学国際集積エレクトロニクス研究開発センター(以下、CIES と略称)の遠藤哲郎センター長(※)のグループは、従来技術による磁気トンネル接合(MTJ)における動作温度 125℃でのデータ保持時間と比較して、自動車や社会インフラ等のより高い耐環境性が求められるアプリケーションで必要となる 150℃の耐環境下においてもデータ保持時間を 100 万倍に延ばせる 1X nm 世代向けの高信頼 MTJ の開発に成功しました。

磁石の性質を利用した不揮発性メモリである磁気ランダムアクセスメモリ(STT-MRAM)は、低消費電力エレクトロニクスを実現するための基盤技術です。そのため、これまで学术界・産業界が挙って研究開発を進め、昨年からメガファブを有する大手ファウンドリー企業がその量産を開始しました。しかしながら、現行の技術では、一般電子機器仕様の 85℃までしか十分なデータ保持時間が得られていなかったために、一般民生機器分野への応用に限られていました。そのため、自動車や社会インフラ等の過酷な環境への応用展開を実現するために、より高い動作温度でも十分なデータ保持時間を確保できる MTJ 技術の開発が望まれていました。

今回、CIES の遠藤哲郎センター長のグループは、上記社会的要請を受けて、データ保持時間を大幅に延ばせる 1Xnm 世代向けの高信頼 MTJ の開発に成功しました。具体的には、データ保持時間を延ばすために必要な界面磁気異方性を増加させる 4 重界面積層技術を適用した新しい MTJ を提案し、現行の MTJ 技術で 125℃の動作温度においてデータを保持できる時間と比較し、自動車や社会インフラで必要とされる 150℃での耐環境下においてもデータ保持時間を 100 万倍に延ばすことを可能としました。これにより、これまで一般民生機器に限られて

いた STT-MRAM のアプリケーション分野を自動車や社会インフラ等の過酷な環境における分野にまで広げることが期待されます。

以上の成果は、2019年6月9日～14日の間、京都で開催される半導体超大規模集積回路に関する国際会議である「2019 VLSI シンポジウム(2019 Symposia on VLSI Technology and Circuits)」で発表致します。

本研究開発の一部は、CIES コンソーシアム産学共同プロジェクト「不揮発性ワーキングメモリを目指した STT-MRAM とその製造技術の研究開発」プログラム、科学技術振興機構 産学共創プラットフォーム共同研究推進プログラム（領域統括：遠藤哲郎）の支援の下、行われました。

※以下の職を兼務：東北大学大学院工学研究科教授、先端スピントロニクス研究開発センター（世界トップレベル研究拠点）副拠点長、スピントロニクス学術連携研究教育センター部門長

【問い合わせ先】

◆研究内容及びセンターの活動に関して

東北大学国際集積エレクトロニクス研究開発センター
センター長・教授 遠藤哲郎 TEL：022-796-3410

◆その他の事項について

東北大学国際集積エレクトロニクス研究開発センター
支援室長 門脇豊 TEL：022-796-3410 FAX：022-796-3432

E-mail：support-office@cies.tohoku.ac.jp

東北大学国際集積エレクトロニクス研究開発センター内

OPERA 支援室長 山川佳之 TEL：022-796-3405

E-mail：opera-shien@grp.tohoku.ac.jp

【背景】

最近のシリコンベースの集積回路では、トランジスタの微細化に伴う揮発性半導体メモリにおける待機電力(*1)の増大が、高性能化を阻害する大きな問題となっています。この問題を解決して集積回路の持続的な発展を牽引する技術として、スピントロニクス(*2)技術を使った不揮発性メモリであるSTT-MRAMが注目され量産化の段階に進んでいます。このSTT-MRAMを活用することにより集積回路の超低消費電力化が図られ、混載メモリとしての量産化がはじまっています。更に、スピントロニクス技術をメモリからロジックへと展開する研究開発が加速されており、これにより今後のIoTやAI分野におけるアプリケーションプロセッサの演算性能と消費電力のジレンマを解決することが期待されています。このアプリケーションプロセッサの応用分野は、一般電子機器から始まり、車載用モジュール機器や社会インフラ用システムなど広範囲に渡り、そのため過酷な環境下でもスピントロニクス技術を活用できるようにするという社会的要請が出てきています。

【研究課題】

STT-MRAMを社会実装し、持続的な発展を維持するためには、STT-MRAMの大容量化と高性能化が必要であり、STT-MRAMの主要メモリセルである磁気トンネル接合(MTJ)素子を持続的に微細化していく必要があります。

MTJ素子ではデジタル情報を磁石の方向として保持しますが、現行のMTJ素子技術をそのまま使って、素子サイズを30ナノメートル(十ナノメートルは10万分の1ミリメートル)よりも小さくすると、磁石の方向が熱エネルギーによって不安定になり、データ保持時間(熱安定性)が低下します。そのため、現行の技術では、一般民生機器等の分野への応用に限定されていました。以上のことから、微細化しても情報が消失しないように十分長いデータ保持時間を有するMTJ素子を実現し、自動車や社会インフラ等の高い信頼性が要求される分野への応用に道を拓くことが第1の課題となります。

一方で、MTJ素子への情報の書き込みは、電流によって磁石の方向を反転させるという現象を用いており、磁石の方向が安定、すなわちデータ保持時間が長ければ長いほど書き込みが困難になるという問題があります。従って、高信頼性MTJ素子を実現すると同時に、低電流書換え性能も維持することが第2の課題です。

【研究経緯】

東北大学国際集積エレクトロニクス研究開発センター 遠藤哲郎センター長(兼同大学大学院工学研究科教授、先端スピントロニクス研究開発センター(世界トップレベル研究拠点)副拠点長、スピントロニクス学術連携研究教育センター 部門長)のグループでは、CIESコンソーシアムでの産学共同研究、

科学技術振興機構 産学共創プラットフォーム共同研究推進プログラム（領域統括：遠藤哲郎）にて、STT-MRAMの性能向上と高密度化の研究開発に取り組んでまいりました。加えて、スピントロニクス技術を用いることで、演算性能と消費電力のジレンマを解決する新しいMTJ/CMOS Hybrid技術による不揮発性アプリケーションプロセッサの開発に取り組んでまいりました。

【研究手法と成果】

現在、量産化が始まっているSTT-MRAMに用いられるMTJ素子は、界面垂直磁気異方性型MTJ(以下、i-PMA型MTJ (*3)と称する)が広く使われています。このi-PMA型MTJは、2010年に東北大学の³大野英男教授(現総長)らのグループによって発明・実証された素子技術です。このi-PMA型MTJ素子の磁氣的強度(データ保持時間)は、CoFeB(磁石層)と酸化マグネシウム(障壁層)との界面に生じる界面垂直磁気異方性とよばれる物理現象により決定されます。従って、磁石層と障壁層の界面の数を増加させることでデータ保持時間を延ばすことが期待されるものの、これまでは、MTJ素子の書き込み電流の増加とMTJ素子内の高度な磁気結合設計などの理由により、二つの界面を持つi-PMA型MTJ素子が限界でした。そのため、i-PMA型MTJ素子の工業的応用分野は、一般電子機器分野に限定され、過酷な環境下での動作が必要となる自動車や社会インフラ等の分野への展開が困難となっていました。

本研究では、四つの界面における界面垂直磁気特性を高度に設計することで、一つの磁石として動作を可能にする新たな素子技術を開発しました。一方、四つの界面を有するi-PMA型MTJ素子は、その磁氣的強度が強化されるため、書き込み電流の増加という課題に直面しました。そのため、本研究では更にMTJ素子の書き込み電流低減技術を開発し、前記技術と統合化することで、四つの界面を有するi-PMA型MTJ素子でありながら従来の二面のi-PMA型MTJ素子と同じ書き込み電流を達成しました。これによって、世界で初めて、書き込み電流を増やすことなく、磁石を安定化させるi-PMAを担う界面を従来の2界面から4界面に増やすことに成功しました(図1)。

この4重界面MTJ構造を用いて、直径50~90ナノメートルのMTJ素子を作製し、熱安定性指数(データ保持時間を決定するデバイス特性値)及び書き込み電流(消費電力を決定するデバイス特性値)の評価を行いました。その結果、1つ目の課題である熱安定性指数(データ保持特性)は、界面を二つから四つに増やすことで期待される通りに、約2倍に増加しました(図2(a))。これは、現行のMTJ技術で125℃の動作温度においてデータを保持できる時間と比較すると、150℃での動作環境下においてもデータ保持時間を100万倍に延ばすことを可能にする世界初の性能です。また、2番目の課題である書き込み電流に関しても、界面を二つから四つに増やすことで障壁層の枚数も増加しているにもかかわらず、従来と同じ書き込み電流で動作できることを実証しました(図2(b))。

結果として、データ保持時間と低消費電力性能の両立を評価する性能指数も約2倍に増加しました。

【研究成果の意義】

今回、CIESの遠藤哲郎センター長のグループは、世界で初めて高信頼性と低消費電力性を飛躍的に向上させる4重界面型MTJの実証に成功しました。

具体的には、書き込み電力を増加させることなく、現行のMTJ技術で125°Cの動作温度においてデータを保持できる時間と比較し、150°Cでの耐環境下においてもデータ保持時間を100万倍に延ばすことに成功しました。

これにより、これまで一般民生機器に限定されていたSTT-MRAMの応用分野を自動車や社会インフラ等の高い信頼性を要求される分野への拡大に道を拓くものとなります。

加えて、本開発の4重界面型MTJは、量産化が始まっている二重界面型MTJと同じ材料セットとプロセスで製造することが可能であるため、新たな設備投資をすることなく、低消費電力で高信頼なSTT-MRAM及びMTJ/CMOS Hybridアプリケーションプロセッサの製造を可能にするものであり、将来の1Xnm世代での技術導入が期待されております。

以上の成果は、2019年6月9日～14日の間、京都で開催される半導体超大規模集積回路に関する国際会議である「2019 VLSIシンポジウム(2019 Symposia on VLSI Technology and Circuits)」で発表致します。

【用語説明】

(*1) 待機電力

集積回路が動作していないときにも消費してしまう電力の事。トランジスタの微細化に伴うリーク電流の増大により、主に揮発性メモリ部分で増加している。

(*2) スピントロニクス

これまで別々に用いられてきた電子が有する電氣的性質(電荷)と磁氣的な性質(スピン)の両方を用いることで、新しい物理現象の発見や新しい機能性デバイスの実現を目指す学術分野。

(*3) i-PMA

Interfacial Perpendicular Magnetic Anisotropyの略。酸化マグネシウム層と直接接触する磁石層において生じる磁気異方性。磁石の方向を、積層界面に対して垂直方向に向ける働きがある。東北大学の同グループのメンバーによって2010年に発表された。本効果を用いた2重界面STT-MRAM素子は、全世

界的に研究開発が行われており、企業による実用化の発表も行われている。文献(S. Ikeda *et al.*, Nature Mater. 9, 721 (2010)およびH. Sato *et al.*, Appl. Phys. Lett. 105, 062403 (2014))を参照のこと。

【参考図】

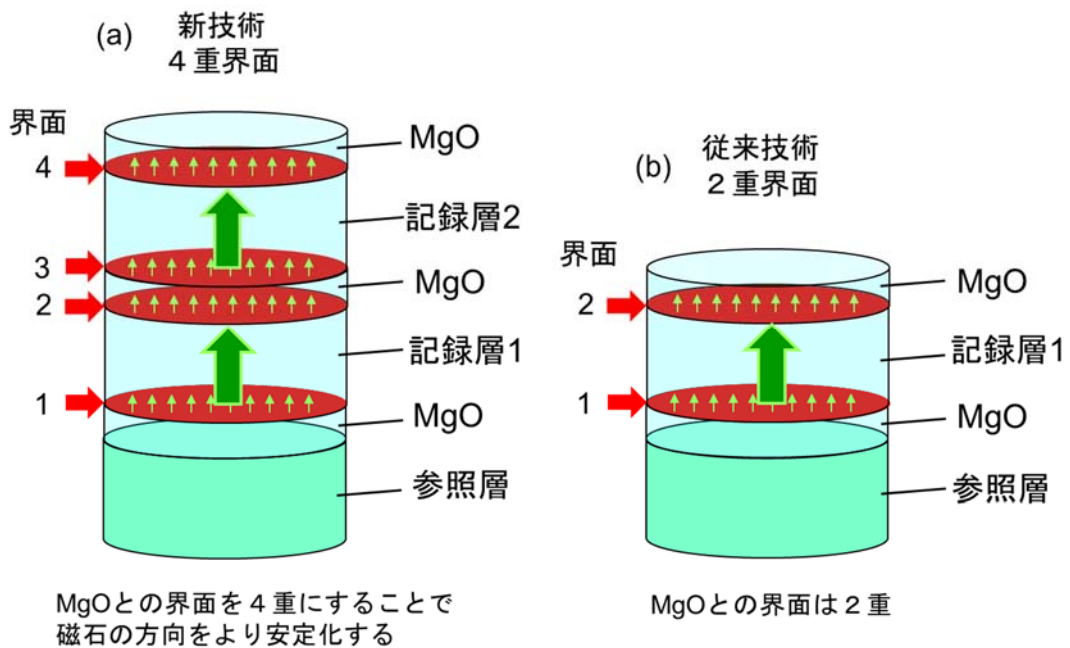


図1：本研究で提案した4重界面を有するi-PMA型の4重界面MTJ素子(a)と従来の2重界面MTJ素子(b)。4重界面MTJ素子においては、磁石層(記録層1と記録層2)材料の開発を行うと共に、一つの磁石として動作する高度な磁気結合設計を行いました。

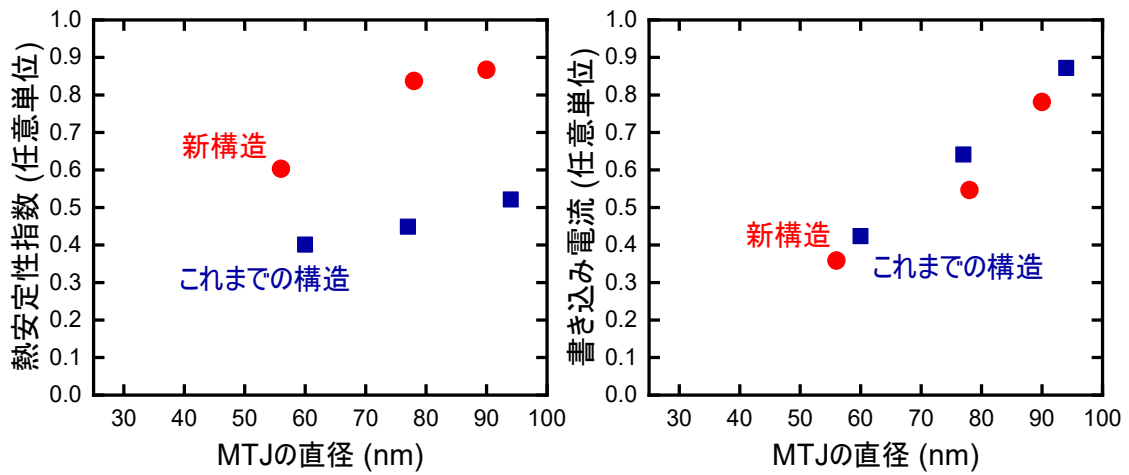


図2：(a)本研究で作成した4重界面MTJ素子と従来の2重界面MTJ素子における熱安定性指数 Δ （データ保持時間を決定するデバイス特性値）の比較。2重界面MTJに比べ、約2倍の熱安定性指数を実現。(b)4重界面MTJ素子と2重界面MTJ素子の書き込み電流（消費電力を決定するデバイス特性値）の比較。熱安定性指数が約2倍に増加しているが、4重界面MTJにも関わらず2重界面MTJ素子と同じ書き込み電流での動作を達成。